

CERTIFIED COPY OF
PRIORITY DOCUMENT

日 本 国 特 許 庁
JAPAN PATENT OFFICE

J11073 U.S. PTO
10/017525
12/07/01

別紙添付の書類に記載されている事項は下記の出願書類に記載されて
いる事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed
with this Office

出 願 年 月 日

Date of Application:

2000年12月12日

出 願 番 号

Application Number:

特願2000-378010

出 願 人

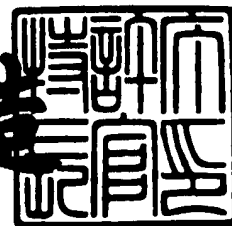
Applicant(s):

オリンパス光学工業株式会社

2001年 4月27日

特許庁長官
Commissioner,
Japan Patent Office

及 川 耕 造



出証番号 出証特2001-3034806

【書類名】 特許願

【整理番号】 00P02327

【提出日】 平成12年12月12日

【あて先】 特許庁長官殿

【国際特許分類】 H04N 5/225

【発明の名称】 撮像装置

【請求項の数】 4

【発明者】

 【住所又は居所】 東京都渋谷区幡ヶ谷2丁目43番2号 オリンパス光学工業株式会社内

 【氏名】 木島 貴行

【発明者】

 【住所又は居所】 東京都渋谷区幡ヶ谷2丁目43番2号 オリンパス光学工業株式会社内

 【氏名】 吉田 英明

【特許出願人】

 【識別番号】 000000376

 【住所又は居所】 東京都渋谷区幡ヶ谷2丁目43番2号

 【氏名又は名称】 オリンパス光学工業株式会社

【代理人】

 【識別番号】 100076233

 【弁理士】

 【氏名又は名称】 伊藤 進

【手数料の表示】

 【予納台帳番号】 013387

 【納付金額】 21,000円

【提出物件の目録】

 【物件名】 明細書 1

 【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9101363

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 撮像装置

【特許請求の範囲】

【請求項 1】 画素配列を構成する画像部から垂直転送路への電荷移送を制御する電荷移送ゲートを複数の相に分割して駆動可能な固体撮像素子と、

上記複数の相に対応して複数の電荷移送ゲート駆動パルスを上記固体撮像素子に供給可能な駆動手段と、

露光開始から所定の露光時間が経過した時点で上記電荷移送ゲート駆動パルスを出力することで露光を終了させる露光制御手段と、

上記固体撮像素子の出力信号を読み出す出力信号読み出し手段と、

当該露光に際して上記複数の相に対応した複数の電荷移送ゲート駆動パルスの出力タイミングが所定の時間差を有して為された場合には、上記出力信号読み出し手段が読み出した出力信号に対して、上記露光時間および出力信号レベルに応じて定まる所定の信号補正量を加算する信号補正手段と、

を具備したことを特徴とする撮像装置。

【請求項 2】 上記信号補正手段は、上記出力信号読み出し手段が読み出した出力信号に所定のガンマ変換処理を行った後に上記加算補正を施すことを特徴とする請求項 1 に記載の撮像装置。

【請求項 3】 上記信号補正手段は、上記露光時間が所定値以上である場合には、上記加算補正を行わないことを特徴とする請求項 1 または 2 に記載の撮像装置。

【請求項 4】 上記信号補正手段は、当該露光に際してのストロボ使用状況に応じて、上記加算補正における信号補正量を変化させることを特徴とする請求項 1 乃至 3 のいずれかに記載の撮像装置。

【発明の詳細な説明】

【 0 0 0 1 】

【発明の属する技術分野】

本発明は、撮像装置に関する。

【 0 0 0 2 】

【従来の技術】

近年、CCD等の撮像素子により被写体像を撮像して映像信号を得るデジタルスチルカメラ（電子カメラ）が盛んに開発されている。この撮像素子の駆動にはさまざまな工夫が為されており、この工夫の一つに、TGパルスのタイミングをずらして電荷移送を行う技術が知られている。

【0003】

詳述すれば、撮像素子における露光（電荷蓄積）の終了は、メカニカルシャッタ等を用いない場合は、光電変換蓄積部（画素部）から垂直転送路に電荷を移送する上述のTGパルスの出力によって行われる。従って、一般的にTGパルスの出力は全画素同時に行なわれることが望ましく、このように制御されることが多い。

【0004】

ところが、撮像素子の実力によっては、全画素同時にTGパルスを与えると、画素部近傍領域の基板ポテンシャルが大きく変動することに起因して、半導体基板からの電荷逆注入現象が生じ、擬似信号の原因となることがあった。この不具合の対策としては、TG駆動ラインを複数の相に分割し、各相のTGパルス出力タイミングを最小限度（数10 μ s程度）ずらすことが考えられる。

【0005】

また、これとは別に、例えばベイヤ配列等、色コーディングされたカラー撮像素子を用いて、近隣画素のうち同色のもの同士を、異色が混合しないように加算して読み出すために、複数の相に分割されたTG駆動ラインを、タイミングをずらして順次駆動し、その間に数画素（数ライン）分の垂直転送を行う、いわゆる「画素の並べ替え加算読み出し」を行う技術も知られている。

【0006】

これらのように、さまざまな目的で相によってTGパルスのタイミングをずらした場合、問題になるのはその時間差分だけ各相の露光時間に差が生じて、このため各相に対応するライン群毎に露光量に差が生じてしまうことである。この露光量差は画像の横縞（ライン段差）となって現れ、不具合となる。この不具合の対策として、露光量（露光時間）の多少に応じて信号ゲインを可変する補正が知

られており、これは概念的には乗算による補正ということになる。

【0007】

【発明が解決しようとする課題】

上述したような各相に対応するライン毎のゲインの補正（乗算）をアナログ的に行う場合は、そのハード規模の増加や、回路の不安定に起因する障害などの不具合を伴うことが多い。そこで撮像素子の信号出力をAD変換した後のデジタル信号に対する乗算演算が用いられるが、この場合、

(1)演算処理時間が長くなり、所定の時間内に処理を終了することが不可能になる場合がある。

(2)ビット誤差（量子化誤差）の影響が演算によって拡大し、十分な補正が行なわれない場合がある。

等の新たな問題点を生ずることになる。

【0008】

本発明はかかる問題点に鑑みてなされたものであり、上記問題点を生じることなく、短い演算時間で、信号処理における不具合を生じること無くライン間段差を解消することができる撮像装置を提供することを目的とする。

【0009】

【課題を解決するための手段】

上記の目的を達成するために本発明の第1の撮像装置は、画素配列を構成する画像部から垂直転送路への電荷移送を制御する電荷移送ゲートを複数の相に分割して駆動可能な固体撮像素子と、上記複数の相に対応して複数の電荷移送ゲート駆動パルスを上記固体撮像素子に供給可能な駆動手段と、露光開始から所定の露光時間が経過した時点で上記電荷移送ゲート駆動パルスを出力することで露光を終了させる露光制御手段と、上記固体撮像素子の出力信号を読み出す出力信号読み出し手段と、当該露光に際して上記複数の相に対応した複数の電荷移送ゲート駆動パルスの出力タイミングが所定の時間差を有して為された場合には、上記出力信号読み出し手段が読み出した出力信号に対して、上記露光時間および出力信号レベルに応じて定まる所定の信号補正量を加算する信号補正手段と、を具備したことを特徴とする。

【 0 0 1 0 】

上記の目的を達成するために本発明の第 2 の撮像装置は、上記第 1 の撮像装置において、上記信号補正手段は、上記出力信号読み出し手段が読み出した出力信号に所定のガンマ変換処理を行った後に上記加算補正を施すことを特徴とする。

【 0 0 1 1 】

上記の目的を達成するために本発明の第 3 の撮像装置は、上記第 1 または第 2 の撮像装置において、上記信号補正手段は、上記露光時間が所定値以上である場合には、上記加算補正を行わないことを特徴とする。

【 0 0 1 2 】

上記の目的を達成するために本発明の第 4 の撮像装置は、上記第 1 乃至 3 の撮像装置において、上記信号補正手段は、当該露光に際してのストロボ使用状況に応じて、上記加算補正における信号補正量を変化させることを特徴とする。

【 0 0 1 3 】

【発明の実施の形態】

以下、図面を参照して本発明の実施の形態を説明する。

【 0 0 1 4 】

図 1 は、本発明の第 1 の実施形態である撮像装置の概略構成を示したブロック図である。なお、ここでは、デジタルカメラとして実現した場合を例示して説明することにする。

【 0 0 1 5 】

図 1 に示すように、本実施形態のデジタルカメラ 1 0 0 は、各種レンズからなるレンズ系 1 0 1 と、このレンズ系 1 0 1 を駆動するためのレンズ駆動回路 1 0 2 と、レンズ系 1 0 1 の絞りを制御するための露出制御機構 1 0 3 と、メカニカルシャッタ 1 0 4 と、ベイヤ配列の色フィルタを内蔵した CCD カラー撮像素子 1 0 5 と、この CCD カラー撮像素子 1 0 5 を駆動するための CCD 駆動回路である TG ブロック（タイミングジェネレータ TG、および SG を含む） 1 0 6 と、CCD カラー撮像素子 1 0 5 の CCD 出力信号の事前処理回路であるプリプロセス回路（サンプルホールド回路である CDS、クランプ回路、A/D コンバータ等を含む） 1 0 7 と、ガンマ変換処理、色信号生成処理、マトリックス変換処

理その他各種のデジタル処理を行うためのデジタルプロセス回路108と、外部のメモリカード110を着脱可能とするカードインターフェース109と、LCD画像表示系111と、を備えている。

【0016】

また、当該デジタルカメラ100は、各部を統括的に制御するためのシステムコントローラ(CPU)112を備える。システムコントローラ112は、その内部の機能としてパラメータ認識手段120を備える。このパラメータ認識手段120は、露光時間(シャッタ番号 t_n)および画素毎の信号のレベルおよびこれが属する群を認識する役目を果たす。

【0017】

また、上記デジタルプロセス回路108は、ガンマ変換処理、色信号生成処理、マトリックス変換処理その他各種のデジタル処理を行う他、その内部の機能として段差補正演算回路121を備える。この段差補正演算回路121は、後述する補正量テーブルに従って求めた補正量をその画素の信号レベルに加算する役目を果たす。すなわち、露光に際してTGブロック106からのTGパルスの出力タイミングが所定の時間差を有して為された場合には、CCDカラー撮像素子105のCCD出力信号に対して、露光時間および出力信号レベルに応じて定まる所定の信号補正量を加算する役目を果たす。詳しくは後述する。

【0018】

当該デジタルカメラ100は、さらに、各種操作ボタンからなる操作スイッチ系113、操作状態及びモード状態等を表示するための操作表示系114、発光手段としてのストロボ115、上記レンズ駆動回路102を制御するためのレンズドライバ116、ストロボ115および露出制御機構103を制御するための露出制御ドライバ117、各種設定情報等を記憶するための不揮発性メモリ(EPROM)118を備えている。

【0019】

本実施形態のデジタルカメラ100における全制御はシステムコントローラ112が各部を統括的に制御することで行われる。特にCCDカラー撮像素子105における加算読み出しはシステムコントローラ112の制御下にTGブロック

106によって行われる。また、デジタル加算およびその他の全ての信号処理はシステムコントローラ112の制御下にデジタルプロセス回路108によって行われる。すなわち、TGブロック106によりCCDカラー撮像素子105の駆動を制御して露光（電荷蓄積）及び信号の読み出しを行い、プリプロセス回路107を介して上記読み出し信号をデジタルプロセス回路108に取込んで、各種信号処理を施した後にカードインターフェース109を介して着脱可能なメモリカード110に記録するようになっている。

【0020】

また、上記露光に際してストロボ115を使用する場合には、システムコントローラ112の制御下に、露出制御ドライバ117を制御してストロボ115に発光開始、停止の各制御信号を送ることによりストロボ115を発光させるものである。

【0021】

なお、本実施形態では、上記CCDカラー撮像素子105としては、プログレッシブスキャン（順次走査）型でインターライン構造のものが使用される。また垂直転送路は一般的な4相駆動である。4相駆動方式のCCD撮像素子では転送電極は4相（すなわち対応する駆動入力端子は4個）あるが、このうち特定の1相が光電領域から転送路への電荷移送に割り当てられており、その電極に通常の電荷転送時（例示値 -7 V ）とは逆極性の高電圧（トランスファーゲートパルスTGP（例示値 $+15\text{ V}$ ））を印加することによって電荷移送が行われる。換言すれば、1相が転送電極と電荷移送のためのトランスファーゲート電極とを兼用している。

【0022】

また、CCDカラー撮像素子105の電荷移送ゲート電極（TG電極；トランスファーゲート電極）の駆動ラインは複数の相（ n 相）に分割されており、各相毎に個別にTG電極を駆動することができる。つまり、従来公知の並べ替え加算読み出しによる特殊駆動を行うためには、各画素部（光電変換領域）から垂直転送路への電荷移送を全画素一斉にではなく、選択的に行う必要がある。このような機能を実現するために、本実施形態におけるTG電極は、上述の選択的な電荷

移送を行うために n 行周期の電極群に分割され、その電極群毎に独立に電荷移送ゲート駆動パルス（TGパルス）を印加可能に構成してある。

【 0 0 2 3 】

本実施形態では $n = 5$ として、これと同じ周期的な電極群（ライン群）構成を有し、これらに対応して独立な TG パルスである TG 1 ～ TG 5 を用いて CCD 撮像素子 1 0 5 を駆動する場合を想定することにする。これら TG 1 ～ TG 5 （+ 1 5 V）は TG ブロック 1 0 6 から出力されるものであり、TG 1 ～ TG 5 の発生タイミングは TG ブロック 1 0 6 によって制御される。

【 0 0 2 4 】

すなわち、全画素個別読み出しを行う場合、または垂直 n ライン分全てを水平転送路で加算して読み出すという公知の n ライン加算駆動を行う場合などには、通常は TG 1 ～ TG 5 を同時的に発生して全画素の信号電荷を画素部から垂直転送路に移送することが必要となるが、本実施形態では、TG 1 ～ TG 5 の同時発生（同時立ち上がり、同時立ち下がり）による電荷逆注入現象を防止するために、TG ブロック 1 0 6 による TG 1 ～ TG 5 の発生タイミング調整により、それら TG 1 ～ TG 5 の立ち上がり同士および立ち下がり同士が同時に全て重ならないようにしている。

【 0 0 2 5 】

なお、本実施形態のデジタルカメラに於いては、上述の TG 1 ～ TG 5 のタイミング調整に関する部分と、これによって生じるライン段差の補正演算を除けば、通常のデジタルカメラと同様の動作および制御が行われるものであって、そのような公知の部分については説明を省略する。

【 0 0 2 6 】

次に、図 2 を参照して、上記 CCD カラー撮像素子 1 0 5 の基本的な電極構造について説明する。

【 0 0 2 7 】

図 2 は、本第 1 の実施形態のデジタルカメラにおける CCD カラー撮像素子の基本的な電極構造を示した回路図である。

【 0 0 2 8 】

図 2 に示すように、CCD カラー撮像素子 1 0 5 においては、フォトダイオードを備える光電変換領域（画素部）が行及び列のマトリクス状に配置されており、かつ垂直方向の 1 列分の画素部毎に垂直転送路が設けられ、また垂直転送路それぞれに共通の水平転送路が設けられている。

【 0 0 2 9 】

なお、図 2 には垂直方向の 1 列分の画素部、およびそれに対応する垂直転送路に対応する構造のみが示されている。また、図 2 において、p 1, p 2, p 3, p 4, p 5, …はそれぞれ画素部を示し、a, b, c, d は 4 相駆動方式の垂直転送路の駆動電極（VCCD）を示している。

【 0 0 3 0 】

これら駆動電極（VCCD）のうちの電極 a は、画素部から垂直転送路へ電荷移送を行うための移送電極（Transfer Gate：TG 電極）を兼ねている。電極 a に垂直転送路駆動時よりも高電圧の TG パルスを印加することにより、画素部から垂直転送路へ電荷移送が行われる。電極 b, c, d については全画素部で共通である。

【 0 0 3 1 】

電極 a（TG 電極）は、多彩な同色加算駆動および画素順並べ替えを実現するため、水平方向（行方向）の画素部間では共通であるが、垂直方向については n 行周期で、それら n 行それぞれに対応する電極群に分割されている。もちろん、本実施形態では TG パルスの印加によるポテンシャル変動の度合いを時間的に分散させることを目的としているので、複数の TG パルスを印加可能な電極構造を有する CCD 撮像素子であればよく、TG 電極の分割周期構造そのものについては限定されるものではない。

【 0 0 3 2 】

次に、図 3 を参照して、全画素の信号電荷を画素部から垂直転送路に移送することが必要な場合における TG 1 ～ TG 5 の発生タイミングについて説明する。

【 0 0 3 3 】

図 3 は、本第 1 の実施形態のデジタルカメラで用いられる一タイミング例を示したタイミングチャートである。なお、ここでは、2 つの TG パルスまではそれ

らの同時立ち上がり、同時立ち下がりが生じてもそれによるポテンシャル変動は許容範囲内であり、電荷逆注入現象が発生しない場合を想定している。

【 0 0 3 4 】

すなわち、最初に T G 1 と T G 2 が同時に発生され、次いで T G 1 と T G 2 の立ち下がりと同時に T G 3 と T G 4 が同時に発生される。そして T G 3 と T G 4 の立ち下がりと同時に T G 5 が発生される。本実施形態では、2つの T G パルスの同時立ち上がりが単独で発生するのは T G 1 と T G 2 が最初に発生されるタイミングだけであり、T G 3 と T G 4 の同時立ち上がりにおいては、それと同時に T G 1 と T G 2 の同時立ち下がりが生じているので、ポテンシャル変動は相殺される。さらに、T G 3 と T G 4 の同時立ち下がりタイミングでは T G 5 が立ち上がっているため、ポテンシャル変動は差し引き一つの T G パルスの立ち上がり分のみとなる。

【 0 0 3 5 】

この場合の T G 1, 2 に対応するライン群（第 1 群）と T G 3, 4 に対応するライン群（第 2 群）との時間差、および第 2 群と T G 5 に対応するライン群（第 3 群）との時間差はいずれも $2 \mu s$ であり、従って、差が最大になる第 1 群と第 3 群の時間差は $4 \mu s$ となっている。一般に、ライン段差の視認検知限界は約 1 % であるから、露光時間 $400 \mu s$ 以上の場合は段差補正の必要が無く、これより短い露光時間においては段差補正が必要となる。

【 0 0 3 6 】

ここで、本実施形態のデジタルカメラ 100 は、高速側のシャッタ速の系列を、約 $1/3 \text{ Ev}$ (Tv) 刻みで、

$1/10000 \text{ s}$ ($100 \mu s$)、

$1/8000 \text{ s}$ ($125 \mu s$)、

$1/6500 \text{ s}$ ($154 \mu s$)、

$1/5000 \text{ s}$ ($200 \mu s$)、

$1/4000 \text{ s}$ ($250 \mu s$)、

$1/3000 \text{ s}$ ($333 \mu s$)、

$1/2500$ ($400 \mu s$)、...

のように設けるものとする。

【0037】

上述したように露光時間が $400\mu s$ 未満の場合に段差補正が必要となるので、本実施形態においては、 $1/3000s$ ($333\mu s$) 以上の高速シャッタ時のみ、デジタルプロセス回路108内の段差補正演算回路121において段差補正演算を行うこととする。

【0038】

なお、以下の説明の便宜上、上記シャッタ系列を記載順にシャッタ番号 $t_n = 0, 1, 2, \dots$ と表現する（例えば $t_n = 0$ は $100\mu s$ 、 $t_n = 5$ は $333\mu s$ 等）。すなわち本実施形態においては、段差補正演算回路121による補正演算はシステムコントローラ112内のパラメータ認識手段120が $t_n \leq 5$ を認識した場合のみ実行するものとする。

【0039】

また、段差補正演算回路121による加算補正は、CCDカラー撮像素子105の出力信号に対してデジタルプロセス回路108において映像信号生成のための標準ガンマ処理（ガンマ ≈ 0.45 ）を施した後の信号に対して行う。この場合、リニア信号領域でも補正は可能であるが、信号レベルが大きい場合はこれに応じてより大きな補正值を加算する必要が生じるため、場合分け数が多くなり演算が複雑化する。本実施形態が採用したガンマ補正後であれば、信号レベルが大きい領域はより圧縮された特性となっているため段差も圧縮される形となっており、後述のような少ない場合分け（信号レベルに関する）で済むという効果がある。

【0040】

本実施形態における具体的な補正処理の場合分けは、表1に例示するようなテーブルで表現される。なお、表1に示される具体的な加算値は、8ビット（0～255）の信号に対するものである。

【0041】

【表 1】

信号レベル↓	tn →	0	1	2	3	4	5
X < 80	第1群	0	0	0	0	0	0
	第2群	0	0	0	0	0	0
	第3群	0	0	0	0	0	0
80 ≤ X < 144	第1群	2	2	1	1	1	1
	第2群	1	1	1	0	0	0
	第3群	0	0	0	0	0	0
144 ≤ X	第1群	4	3	3	1	1	1
	第2群	2	1	1	1	0	0
	第3群	0	0	0	0	0	0

表 1 に示すように、本実施形態では、8 ビット（0 ～ 2 5 5）の信号に対して信号レベルを 3 段階（ $x < 80$ ， $80 \leq x < 144$ ， $144 \leq x$ ）に分け、さらに、上記 3 つのライン群（TG 1，2 に対応する第 1 群、TG 3，4 に対応する第 2 群、TG 5 に対応する第 3 群）の場合に分けて加算値を予め記憶している。

【0042】

すなわち、上記パラメータ認識手段 120 が露光時間（シャッタ番号 t_n ）および画素毎の信号のレベルおよびこれが属する群を認識し、段差補正演算回路 121 が補正量テーブルに従って求めた補正量をその画素の信号レベルに加算する。なお、第 3 群は露光時間が最長の群であるから、補正量は常に 0 となっている。（すなわちこの場合、実際には補正は第 1 群と第 2 群にだけ施すものであり第 3 群のテーブルデータは不要である。）以上が、標準処理である。

【0043】

なお、本実施形態においては、第 3 群を基準として第 1 群および第 2 群に対して加算補正を施しているが、これに限らず、第 2 群を基準として第 3 群を減算、第 1 群を加算しても良いし、第 1 群を基準として第 2 群および第 3 群に対して減算補正を施しても良い。

【0044】

なお、上記標準処理は TG パルスによって露光が終了される場合に有効であるが、例えばストロボを使用する場合などは発光終了によって実質的な露光終了が行われ、その後に TG パルスによって全露光が終了される場合がある。このよう

な場合は原理的にライン段差が生じないから、上記標準処理を行うと過補正となり、かえってライン段差を生じるおそれがある。そこでストロボを使用する場合の過補正を防ぐために以下の条件判断を加えている。

【 0 0 4 5 】

すなわち露出制御系の情報に基づいてパラメータ認識手段 1 2 0 は図 4 のように条件判断を行い、加算補正の禁止を行う。

【 0 0 4 6 】

図 4 は、本第 1 の実施形態のデジタルカメラにおいてストロボ使用に係る加算補正処理の判断を示したフローチャートである。

【 0 0 4 7 】

システムコントローラ 1 1 2 は、まず、ストロボを発光するか否かを判断する（ステップ S 1）。ここで、発光しない場合はステップ S 6 に移行して標準処理を行う。

【 0 0 4 8 】

一方、発光する場合は、次に、外部ストロボであるか否かの判断を行う（ステップ S 2）。ここで、外部ストロボである場合はステップ S 6 に移行して標準処理を行う。

【 0 0 4 9 】

一方、内蔵ストロボである場合は、次に、発光時間は露光時間より長いかなかを判断する（ステップ S 3）。ここで、発光時間が露光時間より長い場合は、ステップ S 6 に移行して標準処理を行う。

【 0 0 5 0 】

一方、発光時間が露光時間未満である場合は、次に、露光量に対する外光の寄与度が $1/2$ 以上であるかなかを判断する（ステップ S 4）。ここで、 $1/2$ 以上である場合はステップ S 6 に移行して標準処理を行う。

【 0 0 5 1 】

一方、 $1/2$ 未満である場合は、加算補正禁止の処理を行い（ステップ S 5）、当該ルーチンを終了する。

【 0 0 5 2 】

すなわち、外部ストロボは一般に発光時間が長いものが多いため、実質的露光終了はTGで行われる。また、全露光量に対して外光が支配的な場合も同様である。内蔵ストロボの寄与が大きい場合に、発光時間（これは同一の像面露光量であっても例えば被写体距離によって大きく変わる）が露光時間を下回った場合のみ、実質的な露光終了はストロボ発光終了によって行われるといえるから、この場合に限って、上記禁止処理を採用している。

【0053】

上記においてストロボの発光開始タイミングは露光開始とほぼ同時のいわゆる先幕シンクロが使用されており、この場合上記のとおり発光時間が露光時間より長いかな否かによって、実質的な露光終了がTGパルスによって行なわれるかストロボの発光終了によって行なわれるかが定まることになる。

【0054】

先にも述べたように、この加算補正を除けば全て従来公知のカメラと同様であり、所定の各種信号処理（必要に応じて圧縮処理を含む）を経た後に記録媒体であるメモリカードに記録される。

【0055】

上記第1の実施形態のデジタルカメラによると、短い演算時間で、信号処理における不具合を生じること無く、ライン間段差を解消することができる。

【0056】

ところで、本発明は上述した実施形態に限定されるものではない。まず、上記では、ストロボが発光が行なわれた場合であっても実質的露光終了がTGによって為される場合を考慮して各種場合分けを行なっているが、多くの場合はストロボ使用時はストロボによって実質的な露光終了となるから、制御を単純化して外部ストロボも含めてストロボ使用時は全て上記補正禁止処理を行なうようにしても良いことは言うまでも無い。

【0057】

一方これとは別に、たとえば、第1の実施形態においては、上記図4に示すように、露光量に対する外光の寄与度が $1/2$ 以上であるか否かを判断し、 $1/2$ 未満である場合は、加算補正禁止の処理を行うが、禁止せずとも補正量を変える

ことで対応することも可能である。すなわち、ストロボと外光との寄与比率に応じて補正量を変化させる（補正量＝０の場合として補正の禁止を含む）ように制御すればよい。

【 0 0 5 8 】

次に、この点を加味した本発明の第２の実施形態の撮像装置について説明する。

本第２の実施形態のデジタルカメラは、その構成は上記第１の実施形態と同様であり、ストロボ使用に係る加算補正処理の判断のみを異にしている。その他の構成、作用については上記第１の実施形態と同様であるので、ここでの詳しい説明は省略する。

【 0 0 5 9 】

第２の実施形態では、露光量に対する外光の寄与度が $2/3$ 以上のときに標準処理（上記第１の実施形態と同様に、表１のテーブルを使用）を行い、寄与度が $2/3 \sim 1/3$ のときには、この標準処理に対して加算の度合いを少なくした補正処理である小加算補正処理（表２のテーブルを使用）を行い、寄与度が $1/3$ 以下のときには、第１の実施形態と同様に加算補正を禁止する処理を行う。

【 0 0 6 0 】

なお、寄与度が $2/3 \sim 1/3$ のときに行う、小加算補正処理は以下に示す表２に従う。

【 0 0 6 1 】

【表２】

信号レベル↓	tn →	0	1	2	3	4	5
X < 80	第1群	0	0	0	0	0	0
	第2群	0	0	0	0	0	0
	第3群	0	0	0	0	0	0
80 ≤ X < 144	第1群	1	1	0	0	0	0
	第2群	0	0	0	0	0	0
	第3群	0	0	0	0	0	0
144 ≤ X	第1群	2	1	1	0	0	0
	第2群	1	0	0	0	0	0
	第3群	0	0	0	0	0	0

図 5 は、本発明の第 2 の実施形態のデジタルカメラにおいてストロボ使用に係る加算補正処理の判断を示したフローチャートである。

【 0 0 6 2 】

システムコントローラ 1 1 2 は、まず、上記第 1 の実施形態と同様に、ストロボを発光するか否かを判断する（ステップ S 1）。ここで、発光しない場合はステップ S 6 に移行して標準処理を行う。

【 0 0 6 3 】

一方、発光する場合は、次に、外部ストロボであるか否かの判断を行う（ステップ S 2）。ここで、外部ストロボである場合はステップ S 6 に移行して標準処理を行う。

【 0 0 6 4 】

一方、内蔵ストロボである場合は、次に、発光時間は露光時間より長いかなかを判断する（ステップ S 3）。ここで、発光時間が露光時間より長い場合は、ステップ S 6 に移行して標準処理を行う。

【 0 0 6 5 】

一方、発光時間が露光時間未満である場合は、次に、露光量に対する外光の寄与度が $2/3$ 以上であるか否かを判断する（ステップ S 1 4）。ここで、 $2/3$ 以上である場合はステップ S 6 に移行して標準処理を行う。

【 0 0 6 6 】

一方、 $2/3$ 未満である場合は、さらに、露光量に対する外光の寄与度が $1/3$ 以上であるか否かを判断する（ステップ S 1 5）。ここで、 $1/3$ 以上である場合はステップ S 1 6 に移行して小加算補正処理を行う。

【 0 0 6 7 】

一方、 $1/3$ 未満である場合は、加算補正禁止の処理を行い（ステップ S 5）、当該ルーチンを終了する。

【 0 0 6 8 】

この第 2 の実施形態では、さらにきめ細かい補正をすることができ、有効にライン間段差を解消することができる。

【 0 0 6 9 】

また、TGパルスのタイミングをずらす目的は任意であり、例えば従来技術で述べた「画素の並べ替え加算読み出し」にも同様に適用できる。

【0070】

さらに、本発明は、デジタルスチルカメラに限らず、ムービーカメラを含む任意の撮像装置に適用可能である。

【0071】

その他、本発明の要旨を逸脱しない範囲で、種々変形して実施することができる。

【0072】

【発明の効果】

以上説明したように本発明によれば、短い演算時間で、信号処理における不具合を生じること無くライン間段差を解消することができる撮像装置を提供することができる。

【図面の簡単な説明】

【図1】

本発明の第1の実施形態である撮像装置の概略構成を示したブロック図である。

【図2】

第1の実施形態のデジタルカメラにおけるCCDカラー撮像素子の基本的な電極構造を示した回路図である。

【図3】

第1の実施形態のデジタルカメラで用いられる一タイミング例を示したタイミングチャートである。

【図4】

第1の実施形態のデジタルカメラにおいてストロボ使用に係る加算補正処理の判断を示したフローチャートである。

【図5】

本発明の第2の実施形態のデジタルカメラにおいてストロボ使用に係る加算補正処理の判断を示したフローチャートである。

【符号の説明】

1 0 0 …デジタルカメラ

1 0 5 …CCDカラー撮像素子

1 0 6 …TGブロック

1 0 8 …デジタルプロセス回路

1 1 2 …システムコントローラ

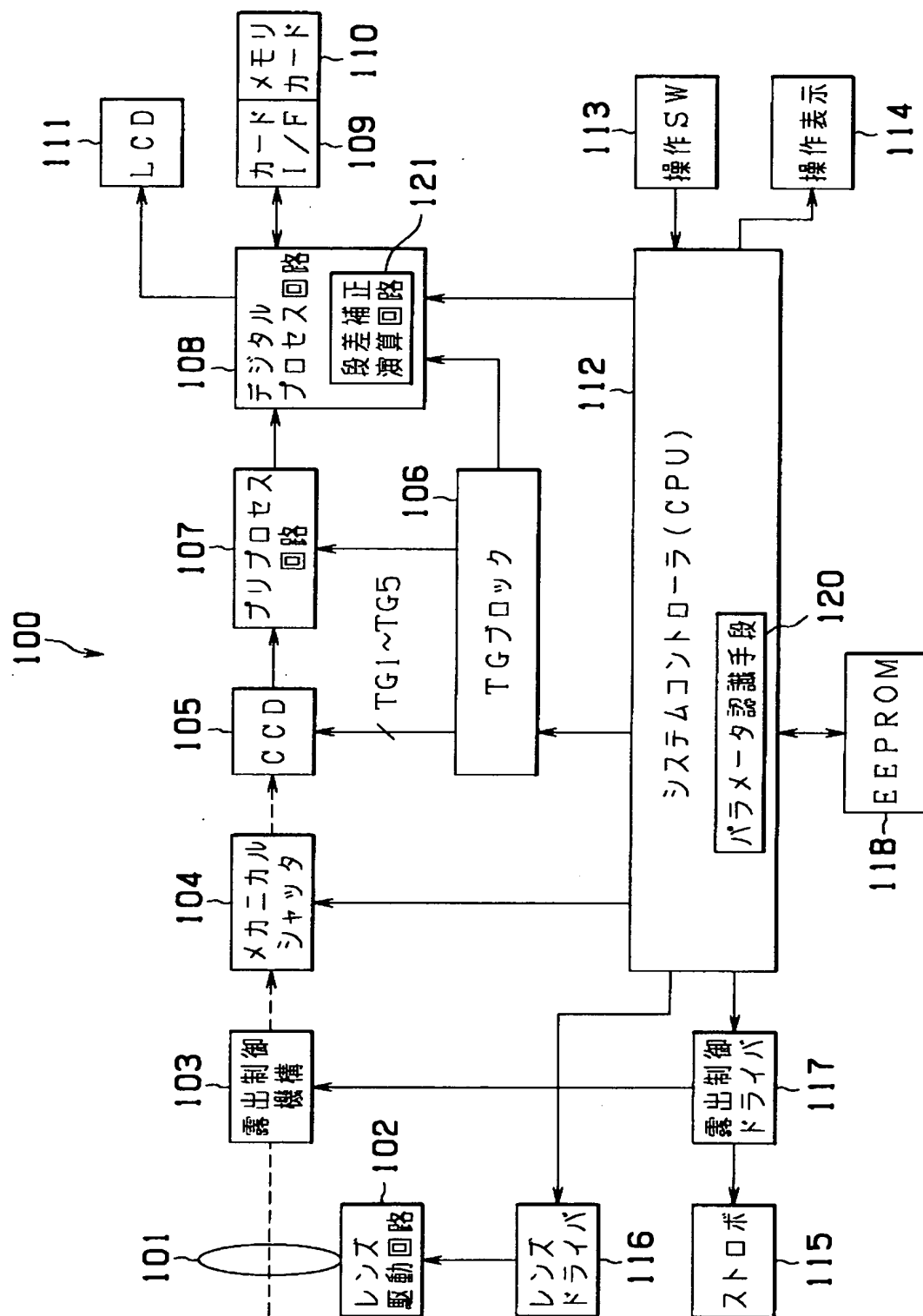
1 2 0 …パラメータ認識手段

1 2 1 …段差補正演算回路

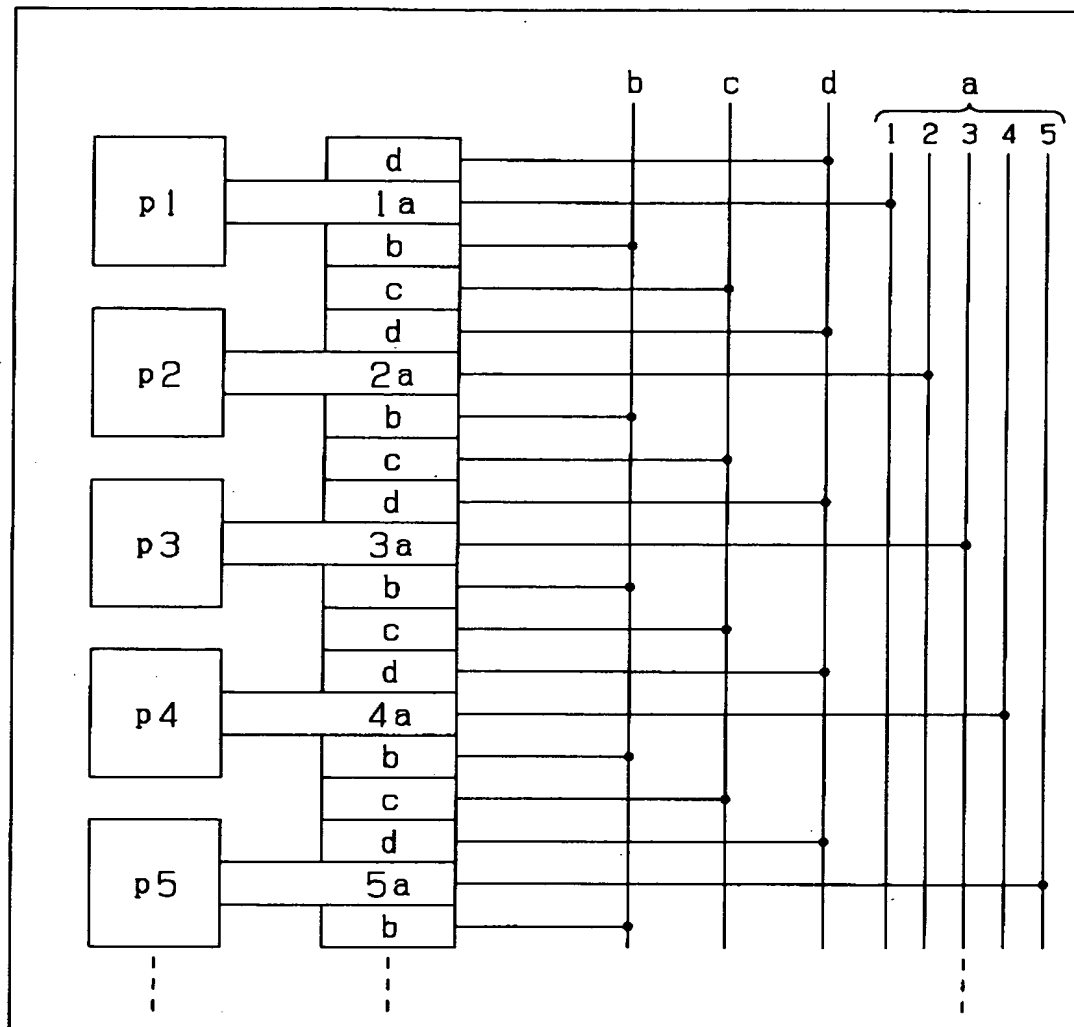
代理人 弁理士 伊 藤 進

【書類名】 図面

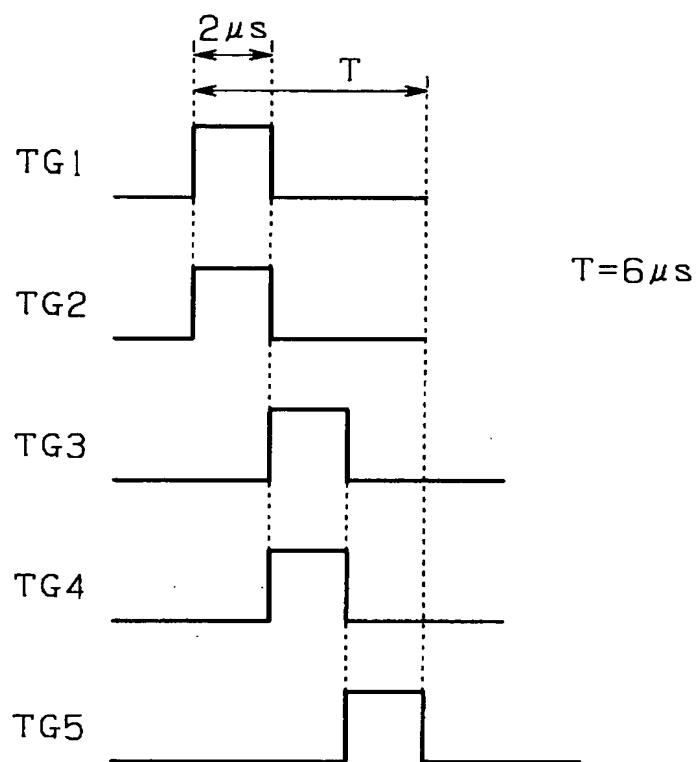
【図 1】



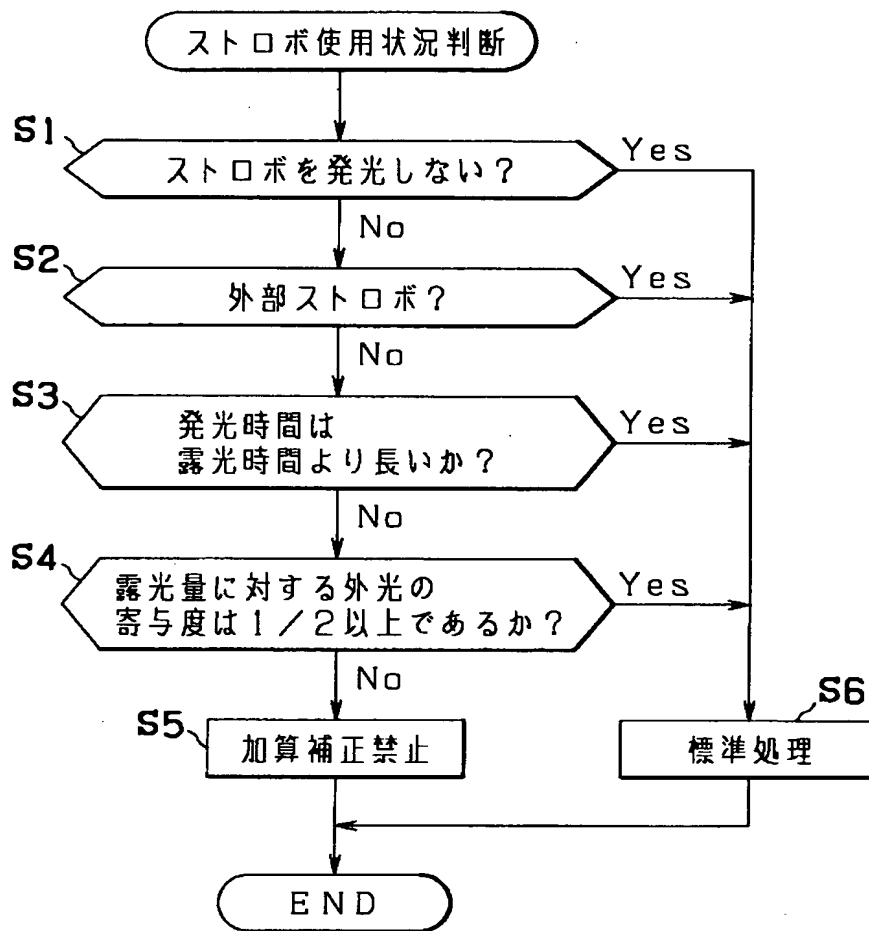
【図 2】



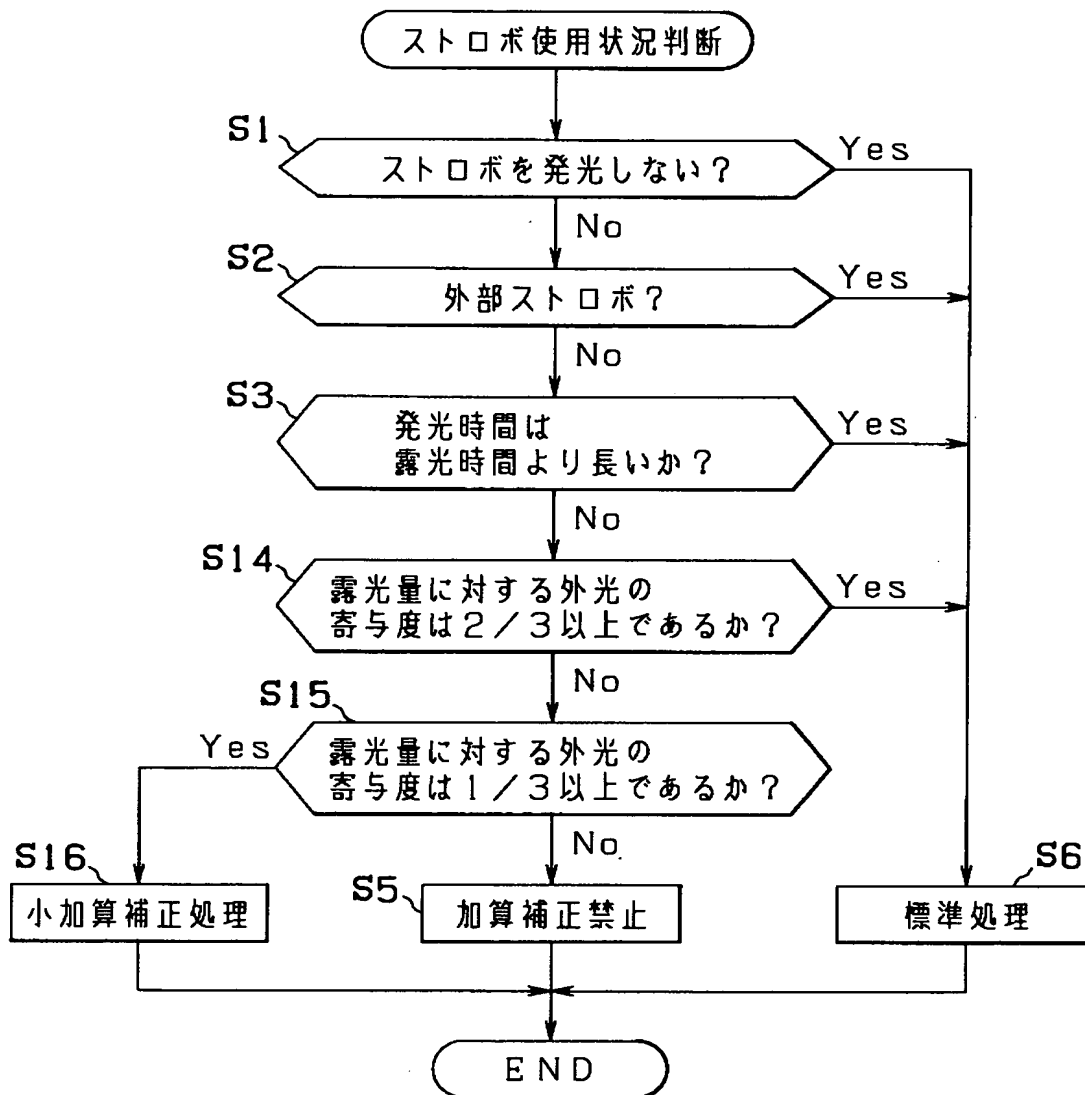
【図 3】



【図 4】



【図 5】



【書類名】 要約書

【要約】

【課題】 短い演算時間で、信号処理における不具合を生じること無くライン間段差を解消することができる撮像装置を提供する。

【解決手段】 撮像駆動系の複数のTGパルスタイミングをずらした場合に生じるライン間の露光時間差を、乗算補正ではなく、場合分けによる加算補正とすることで、補正演算の処理時間を短縮する。

【選択図】 図1

出 願 人 履 歴 情 報

識別番号 [000000376]

1. 変更年月日 1990年 8月20日

[変更理由] 新規登録

住 所 東京都渋谷区幡ヶ谷2丁目43番2号

氏 名 オリンパス光学工業株式会社